



(51) 国際特許分類6 G01J 1/44	A1	(11) 国際公開番号 WO00/23774 (43) 国際公開日 2000年4月27日(27.04.00)
(21) 国際出願番号 PCT/JP98/04709 (22) 国際出願日 1998年10月19日(19.10.98) (71) 出願人 (米国を除くすべての指定国について) 三菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI KAISHA)[JP/JP] 〒100-8310 東京都千代田区丸の内二丁目2番3号 Tokyo, (JP) (72) 発明者 ; および (75) 発明者 / 出願人 (米国についてのみ) 石川智広(ISHIKAWA, Tomohiro)[JP/JP] 上野雅史(UENO, Masashi)[JP/JP] 〒100-8310 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo, (JP) (74) 代理人 弁理士 宮田金雄, 外(MIYATA, Kaneo et al.) 〒100-8310 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内 Tokyo, (JP)		(81) 指定国 AU, JP, KR, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE) 添付公開書類 国際調査報告書
(54) Title: INFRARED SENSOR AND INFRARED SENSOR ARRAY COMPRISING THE SAME (54) 発明の名称 赤外線検出器及びそれを用いた赤外線検出器アレイ <div data-bbox="609 1228 1031 1543" data-label="Diagram"> </div> (57) Abstract An infrared sensor has a heat-insulating structure provided on a silicon substrate through an electrically insulating layer. To eliminate the influence of temperature variation of the whole infrared sensor on the output of a first thermal infrared sensing element provided in the infrared sensor and comprising resistors and diodes connected together, a second temperature sensing element for measuring the temperature of the whole infrared sensor is provided in the infrared sensor. The difference between the outputs of the first and second sensing elements is converted into a current change from a MOSFET as the gate-source voltage change of the MOSFET, and the current change is outputted as the variation of the charged/discharged electricity of the capacitance of a capacitor connected to the MOSFET. Thus, the noise in the output of the infrared sensor is suppressed, and the performance of the infrared sensor is improved. An infrared sensor array comprises such infrared sensors and, as occasion arises, sensors for temperature compensation as mentioned above, one for each column. Therefore, the noise of the signal from the sensor array is suppressed and the performances of the sensors are improved.		

(57)要約

本発明の赤外線検出器は、シリコン基板上に絶縁層を介して形成された断熱構造を有する、抵抗体や複数個連結された接合ダイオードからなる第1の熱型赤外線検出素子部からの出力が検出器全体の温度変動により影響を受ける問題を解決するために、検出器全体の温度を検出する第2の温度検出素子部を第1の素子部と同じ検出器内に設け、これらの差分をMOSFETのゲート・ソース電圧変化としてMOSFETからの電流変化に変換し、この電流変化分をMOSFETに接続された電氣的容量の充放電電化量の変化として出力するようにした。これにより、検出器の雑音が抑制され、検出器の性能が向上した。

また、この検出器をアレイ状に配置し、あるいはアレイ状に配置したものの列毎に上記のような温度補正用の検出部を備えて、赤外線検出器アレイを構成したので、検出器アレイの雑音が抑制され、検出器の性能が向上した。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE アラブ首長国連邦	DM ドミニカ	KZ カザフスタン	RU ロシア
AL アルバニア	EE エストニア	LC セントルシア	SD スーダン
AM アルメニア	ES スペイン	LI リヒテンシュタイン	SE スウェーデン
AT オーストリア	FI フィンランド	LK スリ・ランカ	SG シンガポール
AU オーストラリア	FR フランス	LR リベリア	SI スロヴェニア
AZ アゼルバイジャン	GA ガボン	LS レント	SK スロヴァキア
BA ボスニア・ヘルツェゴビナ	GB 英国	LT リトアニア	SL シエラ・レオネ
BB バルバドス	GD グレナダ	LU ルクセンブルグ	SN セネガル
BE ベルギー	GE グルジア	LV ラトヴィア	SV スウェーデン
BF ブルキナ・ファソ	GH ガーナ	MA モロッコ	TD チャード
BG ブルガリア	GM ガンビア	MC モナコ	TG トーゴ
BJ ベナン	GN ギニア	MD モルドヴァ	TJ タジキスタン
BR ブラジル	GW ギニア・ビサウ	MG マダガスカル	TZ タンザニア
BY ベラルーシ	GR ギリシャ	MK マケドニア旧ユーゴスラヴィア	TM トルクメニスタン
CA カナダ	HR クロアチア	共和国	TR トルコ
CC 中央アフリカ	HU ハンガリー	ML モンゴル	TT トリニダード・トバゴ
CG コンゴ	ID インドネシア	MN モンゴル	UA ウクライナ
CH スイス	IE アイルランド	MR モーリタニア	UG ウガンダ
CI コートジボアール	IL イスラエル	MW マラウイ	US 米国
CM カメルーン	IN インド	MX メキシコ	UZ ウズベキスタン
CN 中国	IS アイスランド	NE ニジェール	VN ヴイエトナム
CR コスタ・リカ	IT イタリア	NL オランダ	YU ユーゴスラビア
CU キューバ	JP 日本	NO ノルウェー	ZA 南アフリカ共和国
CY キプロス	KE ケニア	NZ ニュージーランド	ZW ジンバブエ
CZ チェッコ	KG キルギスタン	PL ポーランド	
DE ドイツ	KP 北朝鮮	PT ポルトガル	
DK デンマーク	KR 韓国	RO ルーマニア	

明 細 書

赤外線検出器及びそれを用いた赤外線検出器アレイ

5 技術分野

この発明は、入射赤外線を検知する赤外線検出器の特に信号読み出し回路に関するものである。また、この検出器を平面アレイ状に配置した赤外線検出器アレイに関するものである。

10 背景技術

赤外線検出器は、物体から放射される赤外線を検出素子（検出部）が吸収することで、検出素子温度を上昇させ、検出器を構成する検出素子の温度上昇分の特性変化を検出することで、物体の温度情報を検知するものである。

15 従来のボロメータ型赤外線検出器の一例を説明するために、検出器を構成する検出素子部の概略斜視図を第10図に示す。ボロメータ型赤外線検出器は、入射赤外線を検知する熱型赤外線検出器の一方式で、検出器を構成する抵抗体の温度上昇による抵抗変化分を電流、電圧等に変換して物体の温度情報を検知するものである。図において、101は抵抗
20 体で、温度による抵抗変化率の大きい材料を用いており、この抵抗体101の温度を効率的に上昇させ、かつ上昇した検出素子温度を低下させないよう、シリコン基板103上にマイクロマシニング技術を用いて、熱絶縁構造104（空洞部）が形成されている。102は信号を検出素子から外部に取り出すための電極配線である。

25 また、熱型赤外線検出器には、半導体の接合ダイオードの順方向電圧の変化を利用したものも提案されている。第11図に接合ダイオード型の赤外線検出器を説明するための回路図を示す。105は接合ダイオー

ドで、ここでは4個接続されており、このダイオード105には定電流源106により一定電流が流れる。物体からの光(IR)がダイオード105に照射されると、ダイオードの順方向の電圧が変化するので、信号出力線107でその変位量を検知することで、物体の温度情報を得ることができる。これらの順方向電圧の変化量は抵抗変化率の大きい材料を用いたボロメータ型と比べ変化量が小さいため、感度の面で劣る。しかし信号読み出し回路と共にシリコンICプロセスを使って作り込むことができる利点がある。またボロメータのような特性の不安定性やウエハ面内の不均一性がほとんどないという利点もある。また感度に関しては複数個ダイオードを連結することで増加させることができる。

上記説明した、熱型赤外線検出器を複数個2次元に並べた赤外線検出器アレイは固体撮像素子として暗視カメラ等に利用されている。赤外線検出器アレイの性能は雑音等価温度差(NETD: Noise Equivalent Temperature Difference、以下NETDと称する)で表される。これは各検出器間の信号の雑音と温度感度の比であるので、NETDを改善するためには温度感度の上昇以外に雑音の抑制が重要である。

雑音は検出器または検出器を構成する検出素子および読み出し回路で発生するが、不要な信号帯域を制限することで雑音が効果的に抑制される。信号帯域の制限方法として代表的なものに積分回路があげられる。第12図は、量子型赤外線検出器にゲート変調回路(積分回路の一つ)を用いた例について説明するための図である。図において、111は量子型の検出素子で、光が入射すると検出素子111で発生したキャリアは負荷抵抗112を伝わり、ノード113の電圧を変化させる。電気的容量114は予めリセットスイッチ115により、ある電圧に充電されている。ノード113の変化はMOSFET117の電流を変化させるため電気的容量114から放電される電流量が変化する。ある一定期間放電したときの信号出力線116の電流値変化は検出素子111で発生する

キャリア量すなわち光の入射に応じて変化し、その変化量はノード 1 1 3 の電圧変化量と電氣的容量 1 1 4 の大きさ、放電時間、MOSFET 1 1 7 の相互コンダクタンスで決まる。一方、この時の放電時間が信号の帯域を決めるため、放電時間を長くするほど帯域を制限し雑音を押さえることができる。

上記のように、量子型検出器では、ゲート変調による積分回路を用いることにより、雑音抑制を図っていたが、このような手法を熱型検出器に利用した場合、検出器温度が変化すると出力変動が大きく変化し、本来の目的である入射赤外線による検出素子の微少な温度変化を読み出せないといった問題が発生する。

本発明は上記のようなため、問題を解決するためになされたもので、熱型赤外線検出器に量子型で用いた雑音抑制手法を適用することが可能な検出器を提供するものである。すなわち、検出素子以外に検出器全体の温度を検知するセンサを使って検出器温度による出力変動の抑制された出力の得られる検出器を提供することを特徴とする。さらに、このような赤外線検出器を 1 次元または 2 次元アレイ状に配置した赤外線検出器アレイを提供することを目的とする。

発明の開示

本発明の第 1 の発明に係る第 1 の赤外線検出器は、シリコン基板上に絶縁層を介して形成され、その下方に空洞部の形成された第 1 の熱型赤外線検出素子部と、入射された赤外線量に応じて変化した前記第 1 の熱型赤外線検出素子部の出力をゲート電圧とする MOSFET と、前記シリコン上に絶縁膜を介して形成され、その出力を前記 MOSFET のソース電圧とする第 2 の温度検出素子部と、前記 MOSFET に接続された電氣的容量部とを備えたので、断熱構造をもたない第 2 の温度検出素子部の出力は検出器自身の温度変動であり、これにより、赤外線の真の

検知部である、第1の熱型赤外線検出素子部の出力を補正することが可能となり、雑音の抑制された高性能な検出器を得ることが可能となる。

また、上記赤外線検出器において、第1の熱型赤外線検出素子部は、接合ダイオードが複数個連結された第1のダイオード群からなり、第2
5 の温度検出素子部は、接合ダイオードが複数個連結された第2のダイオード群からなることを規定したので、検出器の周辺回路とともにシリコンICプロセスで簡便に作り込むことが可能となる。

さらに、第1のダイオード群のダイオードの数と、第2のダイオード群のダイオードの数とが異なるので、MOSFETとしてエンハンスド
10 メント型も使用可能となり、設計の自由度が向上する。

また、上記第1の発明による赤外線検出器において、第1の熱型赤外線検出素子部は第1の抵抗体からなり、第2の温度検出素子部は第2の抵抗体からなるので、抵抗の温度係数の高いものを選ぶことにより感度の高い検出器を得ることが容易になり、感度設定の裕度が広がる。

さらに、第1の抵抗体と第2の抵抗体とが同じ抵抗値であるので、MOSFETとしてデプレッション型も使用可能となり、設計の自由度が
15 向上する。

本発明の第2の発明に係る第2の赤外線検出器は、シリコン基板上に絶縁層を介して形成され、その下方に空洞部の形成された第1の熱型赤
20 外線検出素子部と、入射された赤外線量に応じて変化した前記第1の熱型赤外線検出素子部の出力をベース電圧とするバイポーラトランジスタと、前記シリコン上に絶縁膜を介して形成され、その出力を前記バイポーラトランジスタのエミッタ電圧とする第2の温度検出素子部と、前記バイポーラトランジスタに接続された電氣的容量部とを備えたので、断
25 熱構造をもたない第2の温度検出素子部の出力は検出器自身の温度変動であり、これにより、赤外線の真の検知部である、第1の熱型赤外線検出素子部の出力を補正することが可能となり、雑音の抑制された高性能

な検出器を得ることが可能となる。

また、上記第2の発明による赤外線検出器において、第1の熱型赤外線検出素子部は接合タイオーブが複数個連結された第1のタイオーブ群からなり、第2の温度検出素子部は接合タイオーブが複数個連結された第2のタイオーブ群からなるので、検出器の周辺回路とともにシリコンICプロセスで簡便に作り込むことが可能となる。

また、上記第2の発明による赤外線検出器において、第1の熱型赤外線検出素子部は第1の抵抗体からなり、第2の温度検出素子部は第2の抵抗体からなるので、抵抗の温度係数の高いものを選ぶことにより感度の高い検出器を得ることが容易になり、感度設定の裕度が広がる。

本発明の第3の発明に係る第1の赤外線検出器アレイは、上記第1、第2の発明に係る赤外線検出器を1次元または2次元アレイ状に配置したので、検出器毎に温度補正のされた出力（画像）を得ることができ、高性能な赤外線検出器アレイを得ることができる。

本発明の第4の発明に係る第2の赤外線検出器アレイは、シリコン基板上に絶縁層を介して形成され、その下方に空洞部の形成された第1の熱型赤外線検出素子部を1次元または2次元アレイ状に配置し、前記アレイの列毎にシリコン基板上に絶縁層を介して形成された第2の温度検出素子部と電氣的容量とを配置し、前記各列の第1の赤外線検出素子部の出力をグート電圧とし、同じ列の前記第2の温度検出素子部の出力をソース電圧とするMOSFETを列毎に備え、前記MOSFETのグート・ソース間の電圧変動により放電した前記電氣的容量の電圧を読み出し信号として出力するので、検出器毎に温度補正部を有するものより、構成が簡便で、列毎に温度補正のされた出力（画像）を容易に得ることができ、高性能な赤外線検出器アレイを得ることができる。

図面の簡単な説明

第1図は、本発明の第1の実施例による接合タイオードを用いた熱型赤外線検出器の構成を説明するための回路図、第2図は第1の実施例による検出器要部の断面模式図で、図中(a)と(b)はタイオード群1の下方の空洞部(断熱構造)の形成の異なる例、(c)はタイオード群2の上方に遮光部を設けた例である。

第3図は、本発明の第2の実施例による接合タイオードを用いた熱型赤外線検出器の構成を説明するための回路図である。

第4図は、本発明の第3の実施例による接合タイオードを用いた熱型赤外線検出器の構成を説明するための回路図である。

第5図は、本発明の第4の実施例による抵抗体を用いた熱型赤外線検出器の構成を説明するための回路図である。

第6図は、本発明の第5の実施例による抵抗体を用いた熱型赤外線検出器の構成を説明するための回路図である。

第7図は、本発明の第6の実施例による抵抗体を用いた熱型赤外線検出器の構成を説明するための回路図である。

第8図は、本発明の第7の実施例による赤外線検出器アレイの構成を説明するための図で、図中(a)は全体構成図、図中(b)は一検出器分の構成を示したものである。

第9図は、本発明の第8の実施例による赤外線検出器アレイの構成を説明するための図である。

第10図は、従来技術のホロメータを用いた熱型赤外線検出器の構造を説明するための模式的斜視図、第11図は従来技術の接合トランジスタを用いた熱型赤外線検出器の構成を説明するための回路図、第12図は従来技術の量子型の赤外線検出器を説明するための回路図で、信号帯域を制限するための積分回路を設けたものである。

発明を実施するための最良の形態

- 本発明の第1の発明においては、一検出器の構成として、シリコン基板上に絶縁層を介して形成され、その下方に空洞部が形成され、断熱構造をもたない第2の温度検出素子部とを形成する第1の熱型赤外線検出素子部と、同様にシリコン基板上に絶縁層を介して形成され、断熱構造をもたない第2の温度検出素子部とを形成し、この第2の素子部は実際入射された赤外線を検出する機能をもたず、検出器全体の温度変動を検知するように動作させる。入射された赤外線量に応じて変化した前記第1の熱型赤外線検出素子部の出力をゲート電圧とし、第2の温度検出素子部の出力をソース電圧とするMOSFETのゲート・ソース電圧変動を温度補正のされた信号とし、この信号をMOSFETに接続された電氣的容量部の放電量の変化分として出力するように構成した。これにより、赤外線の真の検知部である、第1の熱型赤外線検出素子部の出力を補正することが可能となり、雑音の抑制された高性能な検出器を得ることが可能となる。
- また、上記赤外線検出器において、第1の熱型赤外線検出素子部及び第2の温度検出素子部を接合ダイオードが複数個連結されたダイオード群で構成したので、検出器の周辺回路とともにシリコンICプロセスで簡便に作り込むことが可能となる。さらに、第1、第2の検出素子部を構成するダイオード群のダイオードの数が異なるようにすることで、MOSFETとしてエプハバスタメント型の使用を可能とした。
- 一方、上記第1の発明による赤外線検出器において、第1の熱型赤外線検出素子部及び第2の温度検出素子部を抵抗体で構成し、抵抗の温度係数の高いものを選ぶことにより感度の高い検出器を得ることが容易となった。さらに、第1、第2の検出素子部を構成する抵抗体が同じ抵抗値とすることで、MOSFETとしてアンプ型の使用を可能とした。
- 25 本発明の第2の発明に係る第2の赤外線検出器は、一検出器の構成として、シリコン基板上に絶縁層を介して形成され、その下方に空洞部が
- 5 成し、この第2の素子部は実際入射された赤外線を検出する機能をもたず、検出器全体の温度変動を検知するように動作させる。入射された赤外線量に応じて変化した前記第1の熱型赤外線検出素子部の出力をゲート電圧とし、第2の温度検出素子部の出力をソース電圧とするMOSFETのゲート・ソース電圧変動を温度補正のされた信号とし、この信号をMOSFETに接続された電氣的容量部の放電量の変化分として出力するように構成した。これにより、赤外線の真の検知部である、第1の熱型赤外線検出素子部の出力を補正することが可能となり、雑音の抑制された高性能な検出器を得ることが可能となる。
- 10 また、上記赤外線検出器において、第1の熱型赤外線検出素子部及び第2の温度検出素子部を接合ダイオードが複数個連結されたダイオード群で構成したので、検出器の周辺回路とともにシリコンICプロセスで簡便に作り込むことが可能となる。さらに、第1、第2の検出素子部を構成するダイオード群のダイオードの数が異なるようにすることで、MOSFETとしてエプハバスタメント型の使用を可能とした。
- 20 一方、上記第1の発明による赤外線検出器において、第1の熱型赤外線検出素子部及び第2の温度検出素子部を抵抗体で構成し、抵抗の温度係数の高いものを選ぶことにより感度の高い検出器を得ることが容易となった。さらに、第1、第2の検出素子部を構成する抵抗体が同じ抵抗値とすることで、MOSFETとしてアンプ型の使用を可能とした。
- 25 本発明の第2の発明に係る第2の赤外線検出器は、一検出器の構成として、シリコン基板上に絶縁層を介して形成され、その下方に空洞部が

形成され断熱構造を有する第 1 の熱型赤外線検出素子部と、同様にシリコン基板上に絶縁層を介して形成され、断熱構造をもたない第 2 の温度検出素子部とを形成し、この第 2 の素子部は実際入射された赤外線を検出する機能をもたず、検出器全体の温度変動を検知するように動作させる。入射された赤外線量に応じて変化した前記第 1 の熱型赤外線検出素子部の出力をベース電圧とし、第 2 の温度検出素子部の出力をエミッタ電圧とするバイポーラトランジスタのベースエミッタ電圧変動を温度補正のされた信号とし、この信号をバイポーラトランジスタに接続された電気的容量部の放電量の変化分として出力するように構成した。これにより、赤外線の真の検知部である、第 1 の熱型赤外線検出素子部の出力を補正することが可能となり、雑音の抑制された高性能な検出器を得ることが可能となる。

また、上記第 2 の発明による赤外線検出器は、第 1 の熱型赤外線検出素子部及び第 2 の温度検出素子部を、接合ダイオードが複数個連結されたダイオード群で構成したので、検出器の周辺回路とともにシリコン IC プロセスで簡便に作り込むことが可能となる。また、第 1 の熱型赤外線検出素子部及び第 2 の温度検出素子部を、抵抗体で構成したので、抵抗の温度係数の高いものを選べば感度の高い検出器を得ることが容易になる。

本発明の第 3 の発明に係る第 1 の赤外線検出器アレイは、上記第 1、第 2 の発明に係る赤外線検出器を 1 次元または 2 次元アレイ状に配置し、垂直シフトレジスタ、水平シフトレジスタにより、順次読み出すようにしたので、検出器毎に温度補正のされた出力（画像）を得ることができ、高性能な赤外線検出器アレイを得ることができる。

本発明の第 4 の発明に係る第 2 の赤外線検出器アレイは、シリコン基板上に絶縁層を介して形成され、その下方に空洞部の形成され断熱構造を有する第 1 の熱型赤外線検出素子部を 1 次元または 2 次元アレイ状に

配置し、前記アレイの列毎にシリコン基板上に絶縁層を介して形成された断熱構造をもたない第2の温度検出素子部と電気的容量とを配置し、前記各列の第1の赤外線検出素子部の出力をゲート電圧とし、同じ列の前記第2の温度検出素子部の出力をソース電圧とするMOSFETを列毎に備え、前記MOSFETのゲート・ソース間の電圧変動により放電した前記電気的容量の電圧を読み出し信号として出力するので、第2の温度検出素子部は実際入射された赤外線検出の機能をもたず、列毎のあるいはアレイ全体の温度変動を検出し出力するので、検出器毎に温度補正部を有するものより、構成が簡便で、列毎に温度補正のされた出力(画像)を容易に得ることができ、高性能な赤外線検出器アレイを得ることができる。

以下、この発明の実施例を図について説明する。

実施例1.

第1図は、本発明の第1の実施例を説明するための検出器回路図である。図において、1は赤外線受光部(受光素子)で、接合ダイオードを4個連結してある。これらのダイオードは断熱構造が施されており、入射赤外線に対して効果的な温度上昇が行われる。2は検出器全体の温度変動の出力への影響を抑制するための補償部で、1と同様にダイオードを4個連結してある。2は断熱構造が施されていないため赤外線が入射してもほとんど温度変化しない。それぞれのダイオード群1、2は順方向バイアス状態で、定電流源3、4により、一定電流が流れる。ダイオードの両端にかかる電圧はダイオードの温度によって変動する。そのためダイオード群1、2は同一検出器内に作り込まれているため、検出器全体の温度が変動した場合、各ダイオードの温度による電圧変動幅は同じになる。5はMOSFET、6は電気的容量、7はリセットスイッチ、8は信号出力線である。受光部1に赤外線が入射するとノード9の電圧は増加し、MOSFET 5のゲート・ソース間の電圧が変化する。予めり

セットスイッチ 7 を通して充電された電気的容量 6 は、MOSFET 5 を介して放電するが、放電電流量はノード 9 の電圧つまり入射赤外線の色に応じて変化する。結果として放電を開始してからある時間 t_{int} 経過したときの信号出力線 8 の電圧は、入射赤外線の色で変化する。この時の信号出力の帯域は $1/2t_{int}$ で表され、放電時間が長いほど帯域は制限され雑音は小さくなる。ある放電時間後の信号出力電圧は定電流電源 3 のしきい値電圧や相互コンダクタンスと電気的容量 6 の容量値を適当に選べば、所望の値に調整することができる。

この実施例では赤外線が入射すると MOSFET 5 のゲート電圧のみが変動するが、検出器全体の温度が変動してもソースはゲート電圧と同じように変化するため、すなわち、ソース電圧はダイオード群 1 と同様に変動するダイオード群 2 の変動に依存するため、ゲート・ソース間電圧は変化しない。このため検出器の温度変動による出力変動を効果的に押さえることができる。

第 2 図に、本発明の実施例 1 による赤外線検出器の断面構造の一部を模式的に示したものである。図中 (a) は構造の一例で、シリコン基板 11 上に例えば多結晶シリコンあるいは非晶質シリコンからなる台座 12 を形成し、この台座を覆うように例えば SiO_2 や窒化シリコンからなる絶縁層 13 を形成する。その際に、ダイオード群 1、2 および配線等 (図示せず) を作り込む。ダイオード群 1 側の絶縁層に台座に到達するホール (図示せず) を形成し、このホールを介して KOH 等のエッチャントにより、ダイオード群 1 の下方の台座を除去し、空洞部 12b を得る。一方、ダイオード群 2 の下方はエッチングされないため、断熱構造となる空洞は形成されず、台座部 12a 残る。

第 2 図中 (b) は他の構造の一例で、基板として SOI (Semiconductor On Insulator) を用いる。SOI 基板 14 はシリコン基板上に SiO_2 からなる絶縁膜が形成されたものである。SOI 自身が低雑音であるため、

高性能な検出器を作成するのに非常に有効である。SOI基板を用いた場合の製造工程の一例について説明する。SOI基板14上にダイオード群1、2及び配線等（図示せず）を形成し、これを覆うようにさらに絶縁膜（保護膜）13を形成する。その上に、ダイオード群1の周囲を
5 エッチングするためのレジストをパターンニングし、ドライエッチングを施す。すると、ダイオード群1の周囲にホールが形成され、そのホールを介してさらに下方のシリコン基板がエッチングされ、空洞部15を形成する。

図中（c）はダイオード群2の上方に遮光部16を設けたものである。
10 ダイオード群2を（a）のダイオード群1と同様に下方に空洞部を設け断熱構造を有するものにして、遮蔽部を設けて赤外線の影響を除くようにしてもよい。また、（a）（b）のような断熱構造を有しないダイオード群2とし、これは赤外線センサとしては鈍感であるが、その影響をさらに除去するためにこのような遮光部16を設けてもよい。

15

実施例2.

上記実施例1では、MOSFET 5として、デプレッション型 MOSFETを用いた例について説明したが、エンハンスメント型 MOSFETを用いることもできる。第3図は、本発明の第2の実施例を説明するための検
20 出器回路図である。図において、21は赤外線受光部で、接合ダイオードを例えば3個連結してある。ダイオード群21はダイオード群2よりもダイオードが1つ少ないので、ダイオード1つ分の電圧差が MOSFET 20のソース・ドレイン間で発生する。そのため、エンハンスメント型でも放電が可能になり、MOSFET 20にエンハンスメント型を用いる
25 ことが可能となる。

上記実施例2では、実施例1（第1図）において、個々の接合ダイオードと、定電流電源3、4とは全く同じ物で、同じ電流を流しており、

ダイオード群 2 1 とダイオード群 2 とで、その個数を 1 つ変えた例について説明したが、ダイオード群 2 1 とダイオード群 2 との間での個数の差は 1 に限定されるものではない。また、実施例 1 (第 1 図) において、接合ダイオード群 1、2 の接合面積の大きさを変更したり、定電流電源 3、4 の電流値をそれぞれ調整することで 5 の MOSFET をエンハンスメント型 MOSFET 2 0 にすることも可能である。

実施例 3.

上記実施例 2 では、実施例 1 の MOSFET 5 として、エンハンスメント型 MOSFET 2 0 を用いる例について説明したが、バイポーラトランジスタ 1 2 を用いることもできる。第 4 図は、本発明の第 3 の実施例を説明するための検出器回路図である。図において、2 2 は積分用 MOSFET をバイポーラトランジスタとしたもので、この方法は特に検出器をダイオードにした場合に有利である。受光部 2 1 の接合ダイオードは実施例 2 と同様に接合ダイオードを 3 個連結してある。これらのダイオードは断熱構造が施されており、入射赤外線に対して効果的な温度上昇が行われる。2 には接合ダイオードを 4 個連結してある。こちらは断熱構造が施されていないため赤外線が入射してもほとんど温度変化しない。第 1 の実施例では検出器全体の温度が変動してもゲートとソースの電圧が同時に動くため検出器温度に対する補正がほぼ行われるが、積分用 MOSFET 5 の電流値が温度により変動するため、わずかに温度変動による影響が出てしまう。しかし第 4 図による本実施例ではバイポーラトランジスタ 2 2 を使用しているため、ダイオード群 2 1 とダイオード群 2 とのダイオード連結数の違いによるエミッタ・コレクタ間の電圧の温度変動分をバイポーラトランジスタの温度変動が補い、温度変動による信号出力変動が全く無くなる。

実施例 4.

上記実施例 1 乃至 3 においては受光部に接合ダイオードを用いた熱型赤外線検出器の例について説明したが、本実施例では受光部の温度検出材料をボロメータとした例について説明する。

- 5 第 5 図は、本発明の第 4 の実施例を説明するための検出器回路図である。図において、31 は赤外線受光部（受光素子）で、抵抗体からなり、断熱構造が施されており、入射赤外線に対して効果的な温度上昇が行われる。32 は検出器全体の温度変動の出力への影響を抑制するための補償部で、抵抗体 31 と同一の材料からなる抵抗体である。抵抗体 32 は
- 10 断熱構造が施されていないため赤外線が入射してもほとんど温度変化しない。動作原理は実施例 1 と同様である。それぞれの抵抗体 31、32 には、定電流源 3、4 により一定電流が流れる。抵抗体の両端にかかる電圧は抵抗体の温度によって変動する。抵抗体 31、32 は同一検出器内に作り込まれているため、検出器全体の温度が変動した場合、各抵抗
- 15 体の温度による電圧変動幅は同じになる。抵抗体 31 に赤外線が入射するとノード 9 の電圧は変化し、MOSFET 5 のゲート・ソース間の電圧が変化する。予めリセットスイッチ 7 を通して充電された電氣的容量 6 は、MOSFET 5 を介して放電するが、放電電流量はノード 9 の電圧つまり入射赤外線の量に応じて変化する。結果として放電を開始してから
- 20 ある時間 t_{int} 経過したときの信号出力線 8 の電圧は、入射赤外線の量で変化する。この時の信号出力の帯域は $1/2t_{int}$ で表され、放電時間が長いほど帯域は制限され雑音は小さくなる。ある放電時間後の信号出力電圧は定電流電源 3 のしきい値電圧や相互コンダクタンスと電氣的容量 6 の容量値を適当に選べば、所望の値に調整することができる。
- 25 この実施例では赤外線が入射すると MOSFET 5 のゲート電圧のみが変動するが、検出器全体の温度が変動してもソースはゲート電圧と同じように変化するため、すなわち、ソース電圧は抵抗体 31 と同様に変動

する抵抗体 3 2 の変動に依存するため、ゲート・ソース間電圧は変化しない。このため検出器の温度変動による出力変動を効果的に押さえることができる。

上記のように、ボロメータ型でも実施例 1 の接合ダイオード型と同様
5 に検出器温度変動による出力変動を押さえることができる。

実施例 5 .

上記実施例 4 では、MOSFET 5 として、デプレッション型 MOSFET
を用いた例について説明したが、エンハンスメント型 MOSFET を用い
10 ることもできる。第 6 図は、本発明の第 5 の実施例を説明するための検
出器回路図である。図において、3 1 は赤外線受光部で、抵抗体 3 1 か
らなり、3 3 は抵抗体で、抵抗体 3 1 とはその抵抗値、すなわち長さや
幅が異なる。2 0 はエンハンスメント型の MOSFET である。この時は 4
抵抗体 3 1、3 2 の長さや幅の比を調整することで積分用 MOSFET 2
15 0 のゲートソース間の電圧を調整する。あるいは、抵抗体 3 1 と抵抗体
3 3 とを全く同じものとし、定電流源 3 4 と 3 5 の電流値を調整しても
同様に、MOSFET 2 0 のゲート・ソース間の電圧を調整できる。これ
により、エンハンスメント型の MOSFET 2 0 を用いても、電気的容量
6 の放電が可能となり、実施例 4 と同様の効果、すなわち、このため検
20 出器の温度変動による出力変動を効果的に押さえることができる。

実施例 6 .

接合ダイオード型の実施例 3 と同様に、抵抗体を用いたボロメータ型
においても積分用トランジスタをバイポーラトランジスタ 1 2 に変更す
25 ることは可能であることは言うまでもない。この時の回路図を第 7 図に
示す。

なお、上記実施例 2 ～ 6 においては、実施例 1 の第 2 図で説明したよ

うな製造工程に順じて同様に検出器が製造される。

また、上記実施例 1～6 においては、電氣的容量の放電を利用していたが、電氣的容量を充電するような動作でも同様な効果が得られる。

5 実施例 7.

上記実施例 1～6 で構成された、検出器の温度変動の抑制された出力の得られる赤外線検出器を、1 次元、あるいは 2 次元に配置して、赤外線固体撮像素子に適用することができる。

第 8 図は、本発明の第 7 の実施例を説明するための、2 次元状に配置した検出器アレイの構成を示した図である。図中 (a) において、各検出器 1011a、1011b... は二次元アレイ状に配置し、それぞれ水平シフトレジスタ 1002 に接続される垂直信号線 1004 に接続されて列をなし、垂直シフトレジスタ 1001 に接続される水平信号線 1005 に接続されて行をなす。また、1003 はバッファである。各検出器の構成を図中 (b) に示す。検出器の主要部 A は例えば、実施例 2 (第 3 図) で説明した検出器からなり、信号出力がサンプルホールド 41 を介して水平信号線 1004 へと出力される。

垂直シフトレジスタ 1001 により、アレイ状に配置された検出器のある行が選択される。選択された行の検出器は、すでに電氣的容量 6 が充電され、リセットスイッチ 7 が開放されており、検出器全体の温度変動の補正された出力が電氣的容量 6 の変化分として、サンプルホールド 41 へ出力される。垂直シフトレジスタ 1001 による 1 行の選択期間中に、水平シフトレジスタ 1002 により各列が順次選択され、選択された行・列の出力信号がサンプルホールド 41 から順次読み出される。読み出された出力信号は、バッファを介して外部へ出力される。

上記の構成により、それぞれの画素に対応する検出器からの出力信号は、検出器の温度変動が補正され、雑音の抑制された信号であるので、

赤外線検出器アレイとして、高性能なものが提供できる。

なお、上記実施例では検出器A部を実施例2のものである例について説明したが、他の実施例1、3～5のものであっても、同様の効果を奏することは言うまでもない。

- 5 また、本実施例は2次元アレイ状に配置したものについて説明したが、1次元に配置したものであってもよい。

実施例8.

- 10 上記実施例7では、各画素毎に検出器（画素）分の温度補正用の回路を設けた例について示したが、アレイ状に配置した場合は、この温度補正用の回路を列毎に設けてもよい。この場合、温度補正は列毎になるため上記実施例7よりも補正の精度は劣るが、レイアウトが容易となり、製造工程も実施例7より簡便である。

- 15 第9図は、本発明の第8の実施例を説明するための、2次元状に配置した検出器アレイの構成を示した図である。図において、2011a、2011b…は赤外線検出器で、接合ダイオードを複数個連結したものからなり、検出器の順方向の信号は、垂直信号線2004を介して、積分用MOSFET2051のゲートに入る。他方向は、垂直シフトレジスタ2001に接続された水平信号線2005に接続される。2021a、
20 2021b、…はそれぞれの列の検出器の温度補正部で、検出器2011a、2011b、…と同様に複数個連結された接合ダイオードからなる。2061a、2061b、…は検出器2011a、…と温度補成部2021a、…用の定電流源、2071a、2071b、…は放電用の電気容量である。2002は水平シフトレジスタ、2003はバッファ、
25 2007はサンプルホールドである。

次に動作について説明する。放電用の電気容量2071、…をある電圧に充電した後、垂直シフトレジスタ2001により、ある行が選択さ

れる。検出器 2011、…には電流が流れ、積分用 MOSFET 2051、…のゲートソース間に所定の電圧が発生し、電気容量 2071、…からの放電が始まる。垂直シフトレジスタ 2001 の選択が解除されると、電気容量 2071、…の放電が止まり、電気容量 2071、…の電圧を水平シフトレジスタ 2002 により、順次読み出す。以下、垂直シフトレジスタ 2001 により、順次行を選択して同様の動作を繰り返すことで、全ての画素に相当する検出器の信号を読み出すことができる。読み出された信号はサンプルホールド 2007、バッファ 2003 を介して外部へ出力される。

10 上記のような構成により、列毎に温度補正回路を有するので、それぞれの画素に対応する検出器からの出力信号は、検出器の温度変動が列毎に補正され、雑音の抑制された信号であるので、赤外線検出器アレイとして、高性能なものが提供できる。

15 なお、上記実施例では検出器 2011a、…と温度補正部 2061a、…とについては複数個連結された接合ダイオードを用い、積分用 MOSFET 2051a、…を用いた例について説明したが、これらの関係は実施例 1～6 で説明した組み合わせであっても、同様の効果を奏することは言うまでもない。例えば、検出器 2011a、…と温度補正部 2061a、…とについては個数の異なる接合ダイオードや抵抗値の異なる抵抗体を用い、2051a、…についてはバイポーラトランジスタを用いるような組み合わせであってもよい。

20 また、本実施例は 2 次元アレイ状に配置したものについて説明したが、1 次元に配置したものであってもよい。

25 産業上の利用可能性

この発明による赤外線検出器及び検出器アレイは暗視カメラ等に利用される。

請 求 の 範 囲

1. シリコン基板上に絶縁層を介して形成され、その下方に空洞部の形成された第1の熱型赤外線検出素子部と、入射された赤外線量に応じて
5 変化した前記第1の熱型赤外線検出素子部の出力をゲート電圧とするMOSFETと、前記シリコン上に絶縁膜を介して形成され、その出力を前記MOSFETのソース電圧とする第2の温度検出素子部と、前記MOSFETに接続された電氣的容量部とを備えたことを特徴とする赤外線検出器。
- 10 2. 第1の熱型赤外線検出素子部は接合ダイオードが複数個連結された第1のダイオード群からなり、第2の温度検出素子部は接合ダイオードが複数個連結された第2のダイオード群からなることを特徴とする特許請求の範囲第1項に記載の赤外線検出器。
- 15 3. 第1のダイオード群のダイオードの数と、第2のダイオード群のダイオードの数とが異なることを特徴とする特許請求の範囲第2項に記載の赤外線検出器。
4. 第1の熱型赤外線検出素子部は第1の抵抗体からなり、第2の温度検出素子部は第2の抵抗体からなることを特徴とする特許請求の範囲第1項に記載の赤外線検出器。
- 20 5. 第1の抵抗体と第2の抵抗体とが同じ抵抗値であることを特徴とする特許請求の範囲第4項に記載の赤外線検出器。
- 25 6. シリコン基板上に絶縁層を介して形成され、その下方に空洞部の形成された第1の熱型赤外線検出素子部と、入射された赤外線量に応じて変化した前記第1の熱型赤外線検出素子部の出力をベース電圧とするバイポーラトランジスタと、前記シリコン上に絶縁膜を介して形成され、その出力を前記バイポーラトランジスタのエミッタ電圧とする第2の温度検出素子部と、前記バイポーラトランジスタに接続された電氣的容量

部とを備えたことを特徴とする赤外線検出器。

7. 第1の熱型赤外線検出素子部は接合ダイオードが複数個連結された第1のダイオード群からなり、第2の温度検出素子部が、接合ダイオードが複数個連結された第2のダイオード群からなることを特徴とする特許請求の範囲第6項に記載の赤外線検出器。

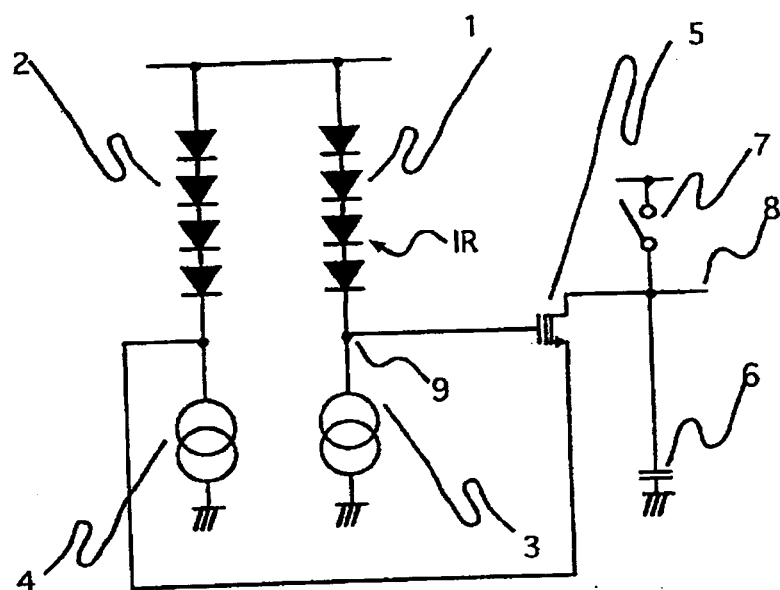
8. 第1の熱型赤外線検出素子部は第1の抵抗体からなり、第2の温度検出素子部は第2の抵抗体からなることを特徴とする特許請求の範囲第6項に記載の赤外線検出器。

9. 特許請求の範囲第1項または第6項に記載の赤外線検出器を1次元または2次元アレイ状に配置したことを特徴とする赤外線検出器アレイ。

10. シリコン基板上に絶縁層を介して形成され、その下方に空洞部の形成された第1の熱型赤外線検出素子部を1次元または2次元アレイ状に配置し、前記アレイの列毎にシリコン基板上に絶縁層を介して形成された第2の温度検出素子部と電気的容量とを配置し、前記各列の第1の赤外線検出素子部の出力をゲート電圧とし、同じ列の前記第2の温度検出素子部の出力をソース電圧とするMOSFETを列毎に備え、前記MOSFETのゲート・ソース間の電圧変動により放電した前記電気的容量の電圧を読み出し信号として出力することを特徴とする赤外線検出器アレイ。

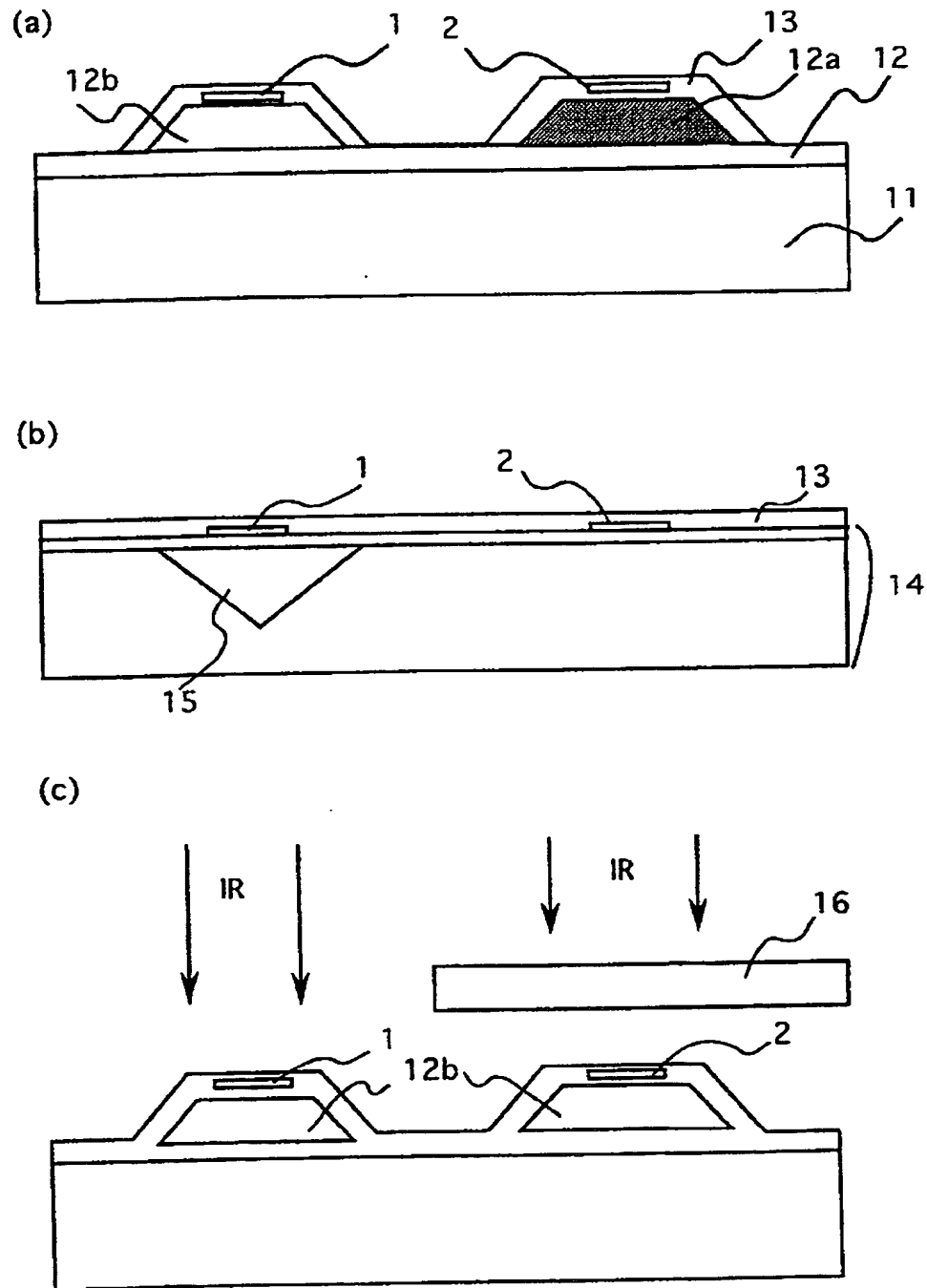
1 / 1 1

第1図



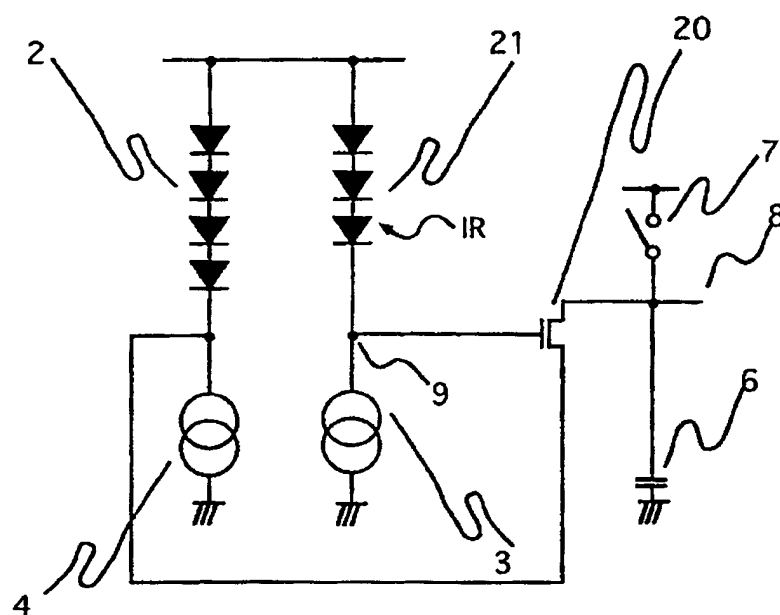
2 / 1 1

第2図



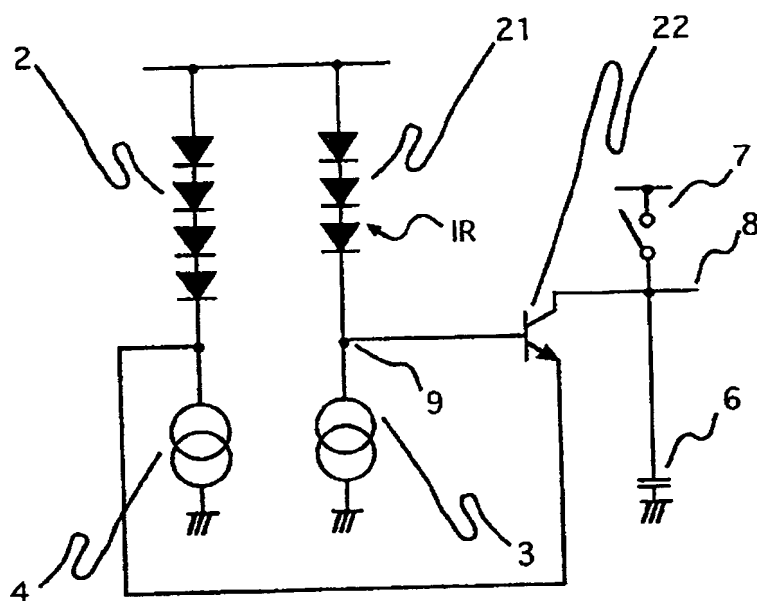
3 / 1 1

第3図



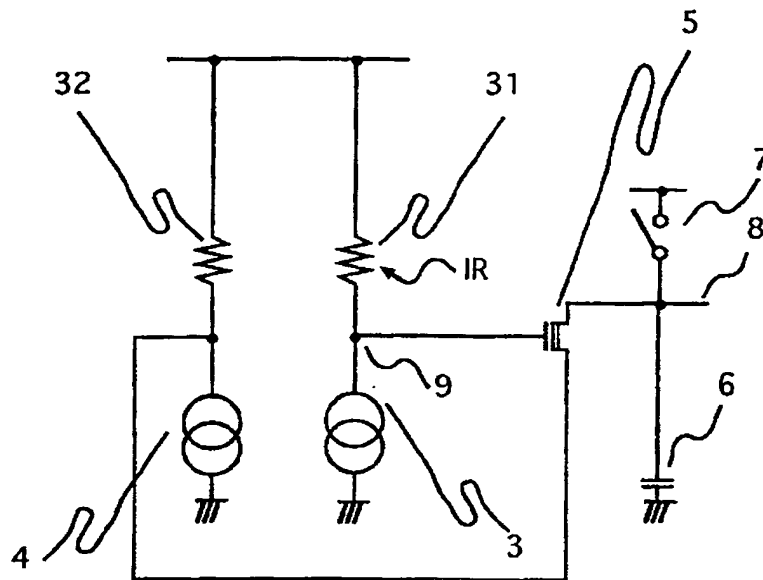
4 / 1 1

第 4 図



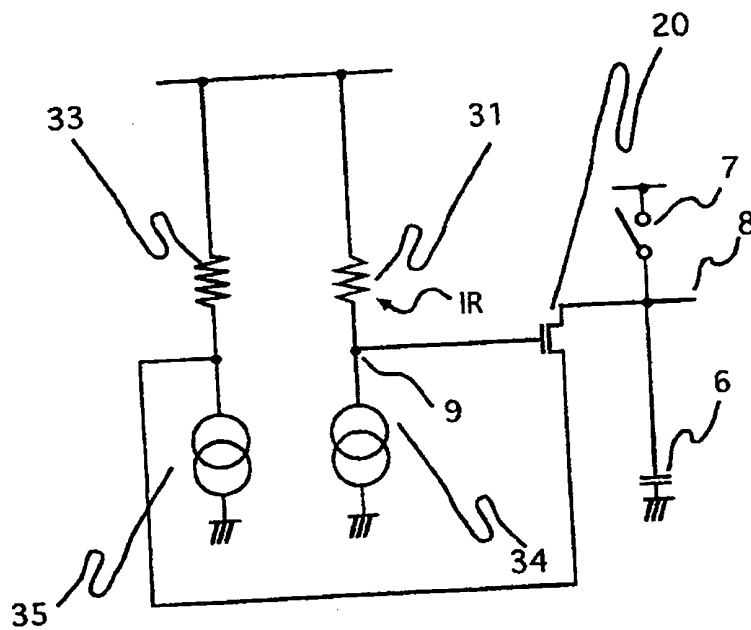
5 / 1 1

第5図



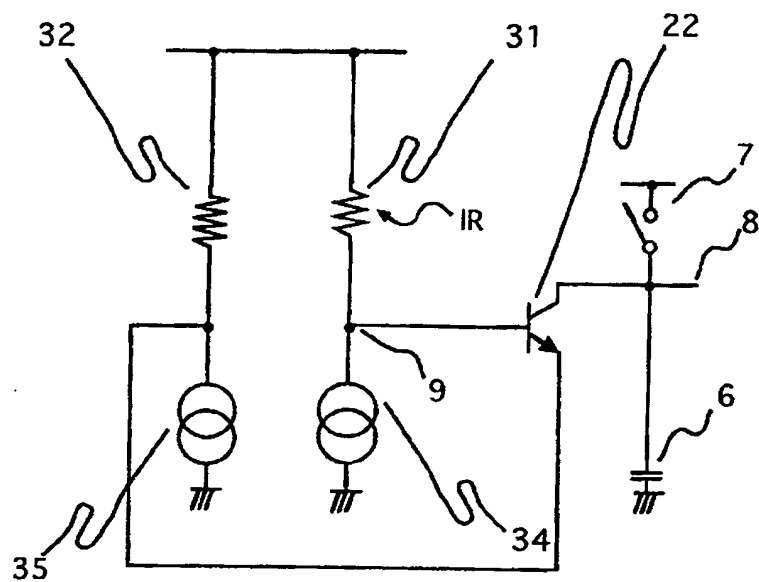
6 / 1 1

第6図



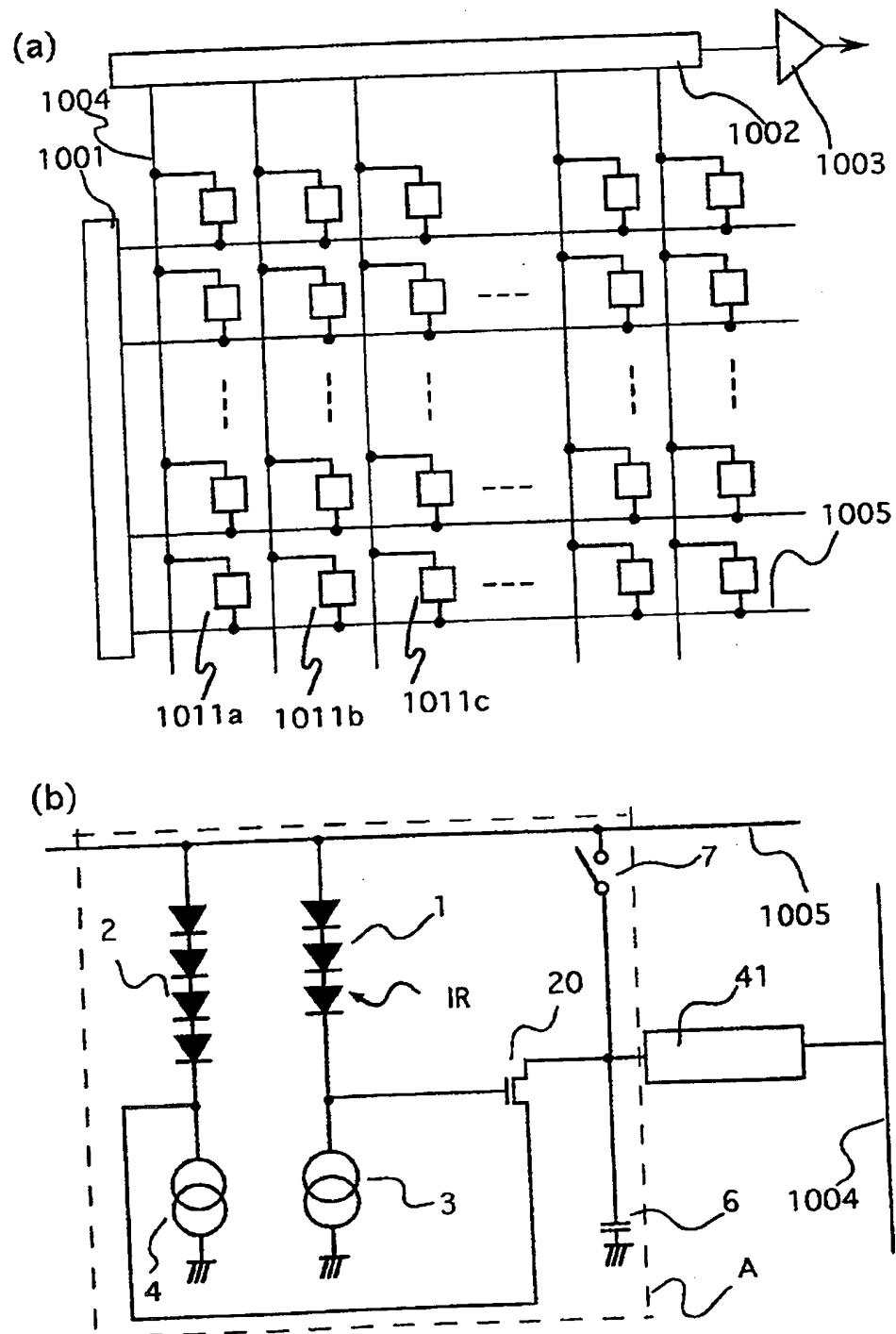
7 / 1 1

第 7 図



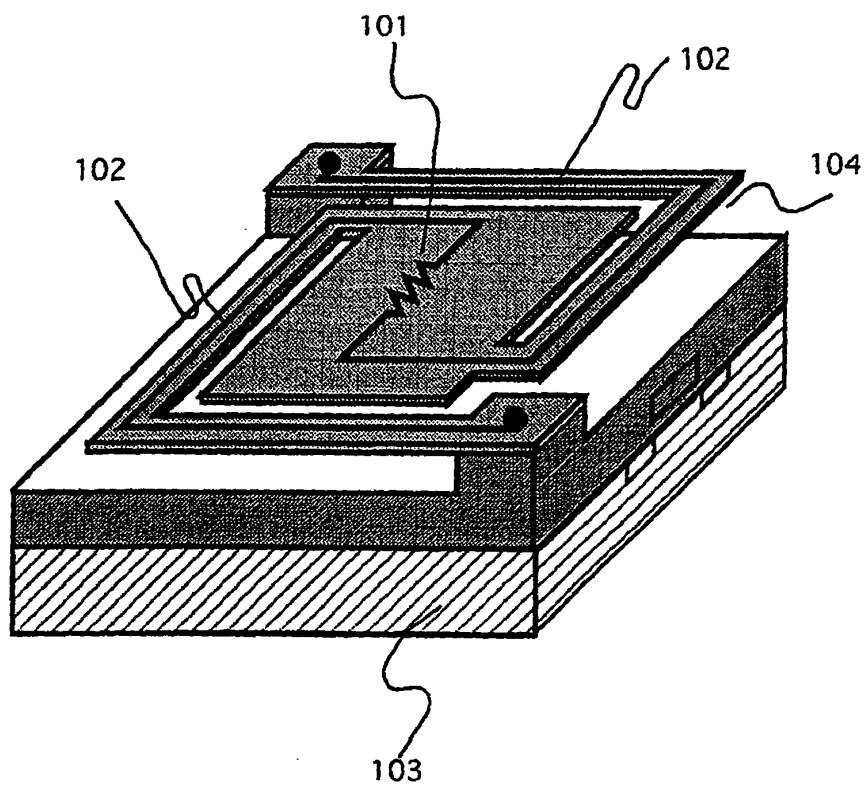
8 / 1 1

第8図



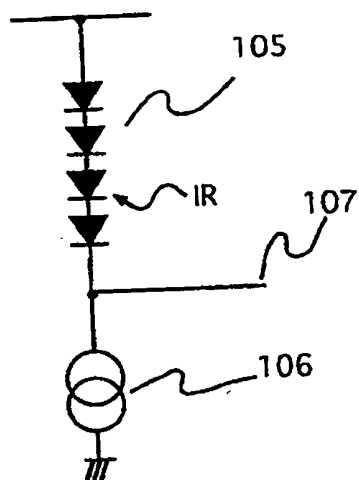
10/11

第10図

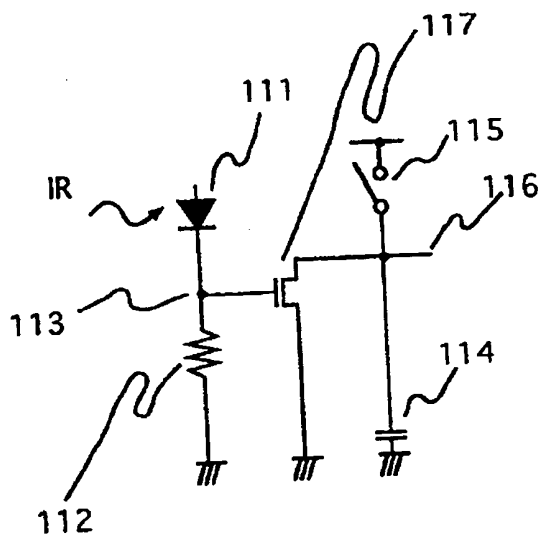


11 / 11

第11図



第12図



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP98/04709

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁶ G01J1/44

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁶ G01J1/42-1/44, G01J1/02, G01J5/10-5/24

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-1999

Kokai Jitsuyo Shinan Koho 1971-1999 Jitsuyo Shinan Toroku Koho 1996-1999

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 6-34448, A (Matsushita Electric Works, Ltd.), 8 February, 1994 (08. 02. 94), Full text ; Figs. 1, 3 (Family: none)	1-10
Y	JP, 9-89653, A (Matsushita Electric Works, Ltd.), 4 April, 1997 (04. 04. 97), Full text ; Figs. 1, 4 (Family: none)	1-3, 6-7
Y	JP, 54-5706, B2 (Matsushita Electric Industrial Co., Ltd.), 20 March, 1979 (20. 03. 79), Full text ; Figs. 1 to 3 (Family: none)	1, 4-5, 6, 8
Y	JP, 7-306090, A (Murata Mfg. Co., Ltd.), 21 November, 1995 (21. 11. 95), Full text ; Figs. 1 to 5 (Family: none)	1, 4-5, 6, 8
Y	JP, 8-334413, A (Mitsubishi Electric Corp.), 17 December, 1996 (17. 12. 96), Full text ; Figs. 1 to 11 & EP, 747683, A & US, 5650622, A	1-3, 6-7, 9-10

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"I" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
12 January, 1999 (12. 01. 99)Date of mailing of the international search report
19 January, 1999 (19. 01. 99)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

Form PCT/ISA/210 (second sheet) (July 1992)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP98/04709

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 9-329493, A (Denso Corp.), 22 December, 1997 (22. 12. 97), Full text ; Figs. 1 to 6 (Family: none)	1-3, 6-7
A	JP, 5-288605, A (Canon Inc.), 2 November, 1993 (02. 11. 93), Full text ; Figs. 1 to 7 & EP, 565116, A & US, 5343034, A & DE, 69308615, E	1-3, 6-7

Form PCT/ISA/210 (continuation of second sheet) (July 1992)

A. 発明の属する分野の分類 (国際特許分類 (IPC))		
Int. Cl ⁸ G01J1/44		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC))		
Int. Cl ⁸ G01J1/42-1/44		
Int. Cl ⁸ G01J1/02		
Int. Cl ⁸ G01J5/10-5/24		
最小限資料以外の資料で調査を行った分野に含まれるもの		
日本国実用新案公報 1922-1996年		
日本国公開実用新案公報 1971-1999年		
日本国登録実用新案公報 1994-1999年		
日本国実用新案登録公報 1996-1999年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 6-34448, A (松下電工株式会社) 8. 2月. 1994 (08. 02. 94) 全文, 第1, 3図, (ファミリーなし)	1-10
Y	JP, 9-89653, A (松下電工株式会社) 4. 4月. 1997 (04. 04. 97) 全文, 第1, 4図, (ファミリーなし)	1-3 , 6-7
Y	JP, 54-5706, B2 (松下電器産業株式会社) 20. 3月. 1979 (20. 03. 79) 全文, 第1-3図, (ファミリーなし)	1, 4-5 , 6, 8
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリ 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に関する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日	12. 01. 99	国際調査報告の発送日 19.01.99
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 安田 明央	2G 9309
電話番号 03-3581-1101 内線 3225		

様式PCT/ISA/210 (第2ページ) (1998年7月)

C (続き). 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 7-306090, A (株式会社村田製作所) 21. 11月. 1995 (21. 11. 95) 全文, 第1-5図, (ファミリーなし)	1, 4-5 , 6, 8
Y	JP, 8-334413, A (三菱電機株式会社) 17. 12月. 1996 (17. 12. 96) 全文, 第1-11図 & EP, 747683, A & US, 5650622, A	1-3, 6 -7, 9- 10
A	JP, 9-329493, A (株式会社デンソー) 22. 12月. 1997 (22. 12. 97) 全文, 第1-6図, (ファミリーなし)	1-3 , 6-7
A	JP, 5-288605, A (キャノン株式会社) 2. 11月. 1993 (02. 11. 93) 全文, 第1-7図 & EP, 565116, A & US, 5343034, A & DE, 69308615, E	1-3 , 6-7